



<b>(51) 国際特許分類7</b> G03F 1/08, H01L 21/027	<b>A1</b>	<b>(11) 国際公開番号</b> WO00/39638  <b>(43) 国際公開日</b> 2000年7月6日 (06.07.00)
<b>(21) 国際出願番号</b> PCT/JP99/07093  <b>(22) 国際出願日</b> 1999年12月17日 (17.12.99)  <b>(30) 優先権データ</b> 特願平10/369929      1998年12月25日 (25.12.98)      JP  <b>(71) 出願人 (米国を除くすべての指定国について)</b> 株式会社 ニコン(NIKON CORPORATION)[JP/JP] 〒100-8331 東京都千代田区丸の内三丁目2番3号 富士ビル Tokyo, (JP) <b>(72) 発明者 ; および</b> <b>(75) 発明者 / 出願人 (米国についてのみ)</b> 白石直正(SHIRAISHI, Naomasa)[JP/JP] 〒100-8331 東京都千代田区丸の内三丁目2番3号 富士ビル 株式会社 ニコン 知的財産部内 Tokyo, (JP) <b>(74) 代理人</b> 大森 聡(OMORI, Satoshi) 〒214-0014 神奈川県川崎市多摩区登戸2075番2-501 大森特許事務所 Kanagawa, (JP)		<b>(81) 指定国</b> AE, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DE, DK, DM, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZW, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), ARIPO特許 (GH, GM, KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM)  添付公開書類 国際調査報告書
<b>(54) Title: METHOD AND APPARATUS FOR PRODUCING MASK</b>  <b>(54) 発明の名称</b> マスクの製造方法及び装置  <b>(57) Abstract</b> A method of making a mask is provided to produce a low-cost phase-shift reticle and a low-cost reticle for correction exposure in a short time. Master patterns (PA1-PC1), i.e., enlarged final device patterns are drawn to make a master reticle (MR). Opaque patterns (PA2-PC2) are formed on a substrate (R1) by reduction transfer of the master patterns (PA1-PC1) of the master reticle (MR), and a phase-shift reticle (WR1) is then produced by forming phase shifters (SA-SD). Opaque patterns (PA3-PC3) are formed on the substrate (R2) by reduction transfer of the master patterns (PA1-PC1) of the master reticle (MR) with less exposure than the exposure for the phase-shift reticle (WR1) so that a reticle (WR2) for correction exposure is produced.  		

## (57)要約

位相シフトレチクルと修正露光用のレチクルとを短時間に、かつ低コストに製造できるマスクの製造方法である。まず、最終的に製造されるデバイスのパターンを拡大した親パターン（PA1～PC1）を描画してマスターレチクル（MR）を作製する。このマスターレチクル（MR）の親パターン（PA1～PC1）を縮小転写することによって基板（R1）上に遮光パターン（PA2～PC2）を形成した後、更に位相シフタ（SA～SD）を形成することによって位相シフトレチクル（WR1）を作製する。位相シフトレチクル（WR1）を作製する際の露光量よりも少ない露光量のもとで、基板（R2）上にマスターレチクル（MR）の親パターン（PA1～PC1）を縮小転写して遮光パターン（PA3～PC3）を形成することによって、修正露光用のレチクル（WR2）を作製する。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AG	アンティグア・バーブーダ	DZ	アルジェリア	LC	セントルシア	SD	スーダン
AL	アルバニア	EE	エストニア	LI	リヒテンシュタイン	SE	スウェーデン
AM	アルメニア	ES	スペイン	LK	スリ・ランカ	SG	シンガポール
AT	オーストリア	FI	フィンランド	LR	リベリア	SI	スロヴェニア
AU	オーストラリア	FR	フランス	LS	レソト	SK	スロヴァキア
AZ	アゼルバイジャン	GA	ガボン	LT	リトアニア	SL	シエラ・レオネ
BA	ボスニア・ヘルツェゴビナ	GB	英国	LU	ルクセンブルグ	SN	セネガル
BB	バルバドス	GD	グレナダ	LV	ラトヴィア	SZ	スワジランド
BE	ベルギー	GE	グルジア	MA	モロッコ	TD	チャード
BF	ブルキナ・ファソ	GH	ガーナ	MC	モナコ	TG	トーゴ
BG	ブルガリア	GM	ガンビア	MD	モルドヴァ	TJ	タジキスタン
BJ	ベナン	GN	ギニア	MG	マダガスカル	TM	トルクメニスタン
BR	ブラジル	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BY	ベラルーシ	GW	ギニア・ビサウ	ML	マリ	TT	トリニダード・トバゴ
CA	カナダ	HR	クロアチア	MN	モンゴル	TZ	タンザニア
CC	中央アフリカ	HU	ハンガリー	MR	モーリタニア	UA	ウクライナ
CF	コンゴ	ID	インドネシア	MW	マラウイ	UG	ウガンダ
CG	スイス	IE	アイルランド	MX	メキシコ	US	米国
CI	コートジボワール	IL	イスラエル	MZ	モザンビーク	UZ	ウズベキスタン
CM	カメルーン	IN	インド	NE	ネーデル	VN	ベトナム
CN	中国	IS	アイスランド	NL	オランダ	YU	ユーゴスラヴィア
CR	コスタ・リカ	IT	イタリア	NO	ノルウェー	ZA	南アフリカ共和国
CU	キューバ	JP	日本	NZ	ニュージーランド	ZW	ジンバブエ
CY	キプロス	KE	ケニア	PL	ポーランド		
CZ	チェコ	KG	キルギスタン	PT	ポルトガル		
DE	ドイツ	KP	北朝鮮	RO	ルーマニア		
DK	デンマーク	KR	韓国				

## 明 細 書

## マスクの製造方法及び装置

## 5 技術分野

本発明は例えば、半導体集積回路、撮像素子（ＣＣＤ等）、液晶ディスプレイ、又は薄膜磁気ヘッド等のマイクロデバイスをリソグラフィ技術を用いて製造する際に使用されるマスクの製造方法及び装置に関する。

## 10 背景技術

半導体集積回路等のデバイスを製造する際に、形成すべき回路パターンを例えば４～５倍程度に拡大したマスクパターン（原版パターン）が形成されたフォトマスクを使用して、そのマスクパターンの像を縮小投影光学系を介してウエハ等の被露光基板上に縮小投影する転写方式が用いられている。このようなフォトマスクのパターンの転写の際に使用されるのが露光装置であり、ステップ・アンド・リピート方式等の縮小投影露光装置で使用するフォトマスクは、レチクルとも呼ばれている。

従来、そのようなレチクルは、遮光膜が形成された所定の基板（マスクブランク）上にレジストを塗布した後、電子線描画装置、又はレーザービーム描画装置を用いてそれぞれ所定のパターンを描画して現像を行うことでレジストのパターンニングを行い、残されたレジストパターンをマスクとしてその遮光膜をエッチングすることによって製造されていた。

近年、集積回路の微細化に伴い、レチクルからウエハへの転写像の解像度を総合的により高めることが求められている。このため、レチクル自体においても、微細なパターンを高解像度で転写するための技術開発が行われた結果、ウエハへの転写像の解像度を向上できるレチクルとし

て、日本国特公昭62-50811号公報において位相シフトレチクルが提案された。

この位相シフトレチクルは、透過する照明光の位相を $\pi$  (rad) だけずらせる位相シフタをレチクル上の所定の遮光パターンに対応させて形成したものである。位相シフトレチクルでは、レチクル上の遮光パターン  
5 以外の部分（透過部）において、位相シフタが形成されていない部分、即ち透過光の位相が変化しない基準領域と、位相シフタが形成された部分、即ち透過光の位相をその基準領域の透過光に対して $\pi$  (rad) だけずらした領域との間の境界部での暗線の幅を、光の干渉による相殺効果によって極小化することで、解像度の向上が得られている。従って、その  
10 境界部が遮光パターンに一致するように位相シフタを形成することによって、その遮光パターンを高解像度に転写することができる。

しかしながら、位相シフトレチクルでは、位相シフタの形成される領域が必然的に閉じた領域になり、回路パターンの設計データに基づく所望の領域以外の部分にも境界部が形成されて、不要な暗線が形成されて  
15 しまうという問題がある。この不要な暗線を除去する方法として、例えば日本国特開平4-76551号公報において、位相シフトレチクルを使用して露光を行った後、その不要な暗線を除去（感光）するためのパターンが描画された別のレチクルを使用して合成露光を行う方法が提案  
20 されている。

上記の如く従来は、位相シフトレチクルを使用することによって生じる不要な暗線を除去するために、所定のパターンを描画した修正露光用のレチクルを作製し、位相シフトレチクルを使用して高解像度にパターンを転写した後、修正露光用のレチクルを使用して合成露光を行っていた。  
25

また、従来は上記の位相シフトレチクル及び修正露光用のレチクルを

製造する際に、両方のレチクル用の２種類のパターンを設計し、電子線描画装置等によりそれぞれのパターンを個々に所定の基板上に描画していた。しかしながら、このように２種類のパターンを別々に設計して描画する方法では、２つのレチクルの製造に要する時間が非常に長くなり、  
5 レチクルの製造コスト、ひいてはデバイスの製造コストも高くなるという不都合があった。

また、縮小投影時の解像度を高めても、レチクル上のマスクパターンの精度が悪いと、必要な線幅精度等が得られない恐れがあるため、微細なマスクパターンを高解像度及び高い線幅均一性で、かつ高い位置精度  
10 で基板上に形成することも求められている。

本発明は斯かる点に鑑み、位相シフトレチクルと修正露光用のレチクルとを短時間に、かつ低コストに製造できるマスクの製造方法を提供することを第１の目的とする。

更に、本発明は、位相シフトレチクルと修正露光用のレチクルとを高  
15 精度に製造できるマスクの製造方法を提供することを第２の目的とする。

また、本発明はその修正露光用のレチクルを短時間に、かつ低コストに製造できるマスクの製造方法を提供することを第３の目的とする。

また、本発明は、そのようなマスクの製造方法を実施できるマスクの製造装置、及びそのようなマスクの製造方法を用いて製造されるマスク  
20 を提供することを第４の目的とする。更に、本発明は、そのようなマスクの製造方法を用いたデバイスの製造方法を提供することをも目的とする。

#### 発明の開示

25 本発明による第１のマスクの製造方法は、位相シフトマスク（WR１）と、この位相シフトマスクのパターンの転写像を合成露光によって修正

5 する際に使用される修正露光用のマスク（WR 2）とを製造するためのマスクの製造方法であって、親パターン（PA 1～PC 1）を第 1 基板上に形成してマスターマスク（MR）を作製し、第 1 の条件のもとでそのマスターマスクの親パターンを第 2 基板上に転写すると共に、その第 2 基板上に所定の位相シフト部（SA～SD）を形成することによってその位相シフトマスク（WR 1）を作製し、その第 1 の条件とは異なる第 2 の条件のもとでそのマスターマスクの親パターンを第 3 基板上に転写することによってその修正露光用のマスク（WR 2）を作製するものである。

10 斯かる本発明のマスクの製造方法によれば、その第 3 基板上に例えば遮光膜を形成し、この上にポジ型のフォトレジストを塗布した場合には、その第 2 の条件を、その第 1 の条件よりも露光量が少ない条件に設定する。この第 2 の条件のもとでマスターマスクの親パターンを転写して、  
15 現像及びエッチング等を行うことによって、その第 1 の条件のもとで形成されるパターン、即ち位相シフトマスクのパターンよりも線幅の太いパターンが形成される。従って、仮にその位相シフトマスクのパターンが微細な周期パターンであるときには、その線幅の太いパターンはその周期パターンの全体を覆うパターンとなるため、これを修正露光用のマスクとして使用できる。

20 この場合、その第 2 の条件をその第 1 の条件に比べて転写時の解像度を低くする（例えば投影光学系の開口数を小さくする）ようにしても、転写されるパターンが広くなるために、同様の効果が得られる。

また、その第 2 の条件のもとでマスターマスクの親パターンを転写する際には、その投影光学系の像面に対してその第 3 基板をデフォーカス  
25 させることが望ましい。

また、親パターンを形成してマスターマスクを作製する際には、例え

ば電子線描画装置を使用し、そのマスターマスクの親パターンを転写して位相シフトマスク、及び修正露光用のマスクを作製する際には、それぞれ例えば光学式の投影露光装置を使用できる。従って、位相シフトマスク及び修正露光用のマスクの2種類のパターンを設計し、それぞれの  
5 パターンを電子線描画装置により描画する方法と比較して、パターンの設計時間、及び電子線描画装置の使用時間が大幅に短縮されるため、両方のマスクを短時間に、かつ低コストに製造することができる。特に、両方のマスクを複数組製造する場合にも、本発明ではマスターマスクのパターンを繰り返して転写するのみでよいため、製造に要する時間、及び  
10 コストは大幅に低減される。

この際に、親パターンを複数の部分親パターンに分割して複数枚のマスターマスクを作製し、各マスターマスクの部分親パターンを縮小倍率  $1/\alpha$  ( $1/\alpha$  は、例えば  $1/4$ 、 $1/5$  等) で画面合成しながら転写することが望ましい。これによって、電子線描画装置による描画誤差も  
15  $1/\alpha$  に縮小されるため、位相シフトマスク及び修正露光用のマスクのパターンの線幅制御精度、及び位置精度等を向上することができる。

次に、本発明による第2のマスクの製造方法は、所定の位相シフトマスク (WR 1) のパターンの転写像を合成露光によって修正する際に使用される修正露光用のマスク (WR 2) を製造するためのマスクの製造  
20 方法であって、親パターンを第1基板 (R) 上に形成してマスターマスク (MR) を作製し、その位相シフトマスクの遮光パターンを形成する際の条件とは異なる条件 (例えば解像度が低くなる条件) のもとでそのマスターマスクの親パターンを第2基板 (R 2) 上に転写することによって、その修正露光用のマスクを作製するものである。斯かるマスクの  
25 製造方法によって、その修正露光用のマスクを短時間に、かつ低コストに製造できる。

また、その条件は、露光量、解像度、及びフォーカスの少なくとも1つを含むことが望ましい。

次に、本発明によるマスクの製造装置は、互いに異なる複数種類のマスクを製造するためのマスクの製造装置であって、親パターンが形成されたマスターマスク（MR）を保持するマスクステージ（13）と、そのマスク用の複数のマスク基板（R1, R2）を順次保持して位置決める基板ステージ（8, 9）と、そのマスクステージ上のそのマスターマスクを照明する照明光学系（1～5）と、そのマスターマスクの親パターンの像をその基板ステージ上のマスク基板上に転写する投影光学系（PL）と、製造対象のマスクの種類に応じてそのマスク基板に対する露光量、及びその投影光学系の解像度の少なくとも一方を調整する制御系（16）とを有するものである。斯かる本発明のマスクの製造装置によれば、本発明のマスクの製造方法を実施することができる。

次に、本発明による第1のデバイスの製造方法は、所定のデバイスの製造方法であって、そのデバイスの所定のレイヤのパターンに応じた親パターンを1枚又は複数枚の第1基板上に描画することによってマスターマスク（MR<sub>i</sub>, MP<sub>i</sub>）を作製する第1工程と、第1の条件のもとでそのマスターマスクの親パターンを第2基板上に転写すると共に、その第2基板上に所定の位相シフト部を形成することによって位相シフトマスク（WR1）を作製する第2工程と、その第1の条件とは異なる第2の条件のもとでそのマスターマスクの親パターンを第3基板上に転写することによって修正露光用のマスク（WR2）を作製する第3工程と、その位相シフトマスクのパターンとその修正露光用のマスクのパターンとを第4基板（W）上に合成露光する第4工程とを有するものである。

斯かる本発明によれば、位相シフトマスクとその修正露光用のマスクとを高精度に、かつ短時間に製造することができるため、デバイスの製



造に要する時間を短縮し、微細なパターンを有する高機能のデバイスをより低コストに製造することができる。

また、本発明による第1又は第2のマスクは、それぞれ本発明のマスクの製造方法又は製造装置を用いて製造されるものであり、位相シフトマスクとその修正露光用のマスクとが短時間かつ低コストに得られる利点がある。また、本発明による第2のデバイスの製造方法は、本発明のマスクを用いてデバイス基板上にデバイスパターンを転写する工程を含むものであり、微細なパターンを有する高機能のデバイスをより低コストに製造することができる。

#### 図面の簡単な説明

図1(A)は本発明の好適な実施の形態の一例において使用されるマスターレチクルMRを示す平面図、図1(B)は遮光パターンPA2、PB2が形成された基板R1を示す平面図、図1(C)は位相シフトレチクルWR1を示す平面図、図1(D)は修正露光用のレチクルWR2を示す平面図である。図2は、位相シフトレチクルWR1、及び修正露光用のレチクルWR2を製造する際の露光条件について説明するための図である。図3は、本発明の好適な実施の形態の一例において使用されるレチクル製造用の光学式の投影露光装置を示す概略構成図である。図4は、その実施の形態の一例において、所定の回路パターンから1組のマスターレチクルを製造する工程の説明図である。図5は、その1組のマスターレチクルを用いて半導体デバイスを製造する工程の説明図である。

#### 発明を実施するための最良の形態

以下、本発明の好適な実施の形態の一例につき図面を参照して説明す

る。本例は、本発明を半導体デバイス製造用の位相シフトレチクル、及び修正露光用のレチクルを製造する場合に適用したものである。

図1 (A) は、本例の位相シフトレチクル、及び修正露光用のレチクルを光学式の投影露光装置により製造する際に使用されるマスターレチクルMRを示し、この図1 (A) において、マスターレチクルMRには、  
5 遮光パターンP 1～P 3からなる密集パターンの親パターンP A 1と、孤立遮光パターンからなるT字型の親パターンP B 1、P C 1とが形成されている。これらの親パターンP A 1～P C 1は、最終的に製造される半導体デバイスの或るレイヤの回路パターンを相似に拡大したもので  
10 あり、その大きさは、半導体デバイス製造用の投影露光装置の縮小倍率を $1/\beta$  ( $1/\beta$ は例えば $1/4$ 、 $1/5$ 等)、レチクル製造用の投影露光装置の縮小倍率を $1/\alpha$  ( $1/\alpha$ は例えば $1/4$ 、 $1/5$ 等) とすると、最終的に製造される半導体デバイスの回路パターンを $\alpha \cdot \beta$  倍に拡大したものとなっている。また、マスターレチクルMR上には、親パ  
15 ターンP A 1～P C 1に対して所定の位置関係で、2つの2次元マークよりなるアライメントマーク2 2 A、2 2 Bが形成されている。

なお、親パターンP A 1～P C 1は、図1 及び図2 では便宜上太い線幅のパターンで表されているが、実際には線幅が $\mu\text{m}$ のオーダのパターンである。また、図1 (A) のパターンに対して図1 (B) ～(D) の  
20 パターンは例えば反転して縮小されているが、便宜上図面上では正立、かつ等倍で描いている。

そのマスターレチクルMRを製造する際には、例えば石英ガラス ( $\text{SiO}_2$ )、フッ素を混入した石英ガラス、又は蛍石 ( $\text{CaF}_2$ ) 等の光透過性の基板R上にマスク材料としてのクロム (Cr)、又はケイ化モリブデン  
25 ( $\text{MoSi}_2$  等) 等の薄膜を形成し、この上に電子線レジストを塗布した後、電子線描画装置を用いて親パターンP A 1～P C 1に対応するパターン

の等倍像を描画する。その後、電子線レジストの現像を行ってから、エッチング及びレジスト剥離等を施すことによって、基板R上に親パターンPA1～PC1が形成される。なお、その電子線描画装置の代わりにレーザービーム描画装置等も使用することができる。

- 5       本例では、後述する光学式の投影露光装置を使用してこのマスターレチクルMRの親パターンPA1～PC1をレチクル用の基板上に縮小倍率 $1/\alpha$ で転写することによって、位相シフトレチクル及び修正露光用のレチクルを製造する。このため、電子線描画装置による描画誤差は $1/\alpha$ に縮小され、位相シフトレチクル及び修正露光用のレチクルのパターンを高精度に形成することができる。この場合、実際にはウエハ上に形成される回路パターンの拡大パターンを分割したN枚（Nは2以上の整数）の親パターンをそれぞれ異なる基板上に描画してN組のマスターレチクルを製作し、これらN枚のマスターレチクルの親パターンの縮小像を画面継ぎを行いながら順次所定の基板上に転写することによって位相シフトレチクル及び修正露光用のレチクルが製造される。なお、拡大パターンの分割数とマスターマスクの枚数とは同一でなくともよく、例えば1枚のマスターマスク上に複数の分割パターン（部分親パターン）を形成してもよい。
- 10  
15

- 20       図1（B）は、位相シフトレチクル製造用の石英ガラス、フッ素をドープした石英ガラス、又は蛍石等の光透過性の基板R1を示し、この図1（B）において、基板R1上の遮光パターンPA2～PC2は、マスターレチクルMRの親パターンPA1～PC1を縮小倍率 $1/\alpha$ で転写することによって形成されたものである。なお、基板R1としては、フッ化マグネシウム、又は所定の水晶等も使用できる。そして、遮光パターンPA2、PB2、PC2は、最終的に製造される半導体デバイスの回路パターンを $\beta$ 倍に拡大したものとなっている。また、基板R1上に
- 25

は、予め重ね合わせ露光の際の位置合わせ用の2つの2次元マークよりなるアライメントマーク23A, 23Bが形成されている。ただし、アライメントマーク23A, 23B用のパターンを親パターンの一部に形成しておき、遮光パターンPA2~PC2を形成する際に同時にアライ  
5      メントマーク23A, 23Bを形成してもよい。

遮光パターンPA2~PC2を基板R1上に形成する際には、まず基板R1上の表面のパターン領域にクロム、ケイ化モリブデン等の遮光膜を形成し、その上にポジ型のフォトレジストを塗布する。そして、光学式の投影露光装置を用いてマスターレチクルMRの親パターンPA1~  
10      PC1の像を縮小倍率 $1/\alpha$ で転写する。この際には、基板R1上に親パターンPA1~PC1の縮小像を高精度に形成するため、十分な解像度を有する光学式の投影露光装置を使用して、適正露光量のもとで投影露光を行う。本例では、フォトレジストとして感光部の溶解するポジ型のレジストを使用しており、親パターンPA1~PC1の像は、遮光部  
15      として形成される。なお、フォトレジストが感光部の残るネガ型である場合には、ポジ型の場合に比べて透過部と遮光部とが反転するため、親パターンPA1~PC1の像を遮光部として形成するためには、図1  
    (A)において遮光部と透過部とを反転させたマスターレチクルを使用する必要がある。

そして、フォトレジストの現像を行ってから、エッチング、及びレジスト剥離等を施すことによって、基板R1上に遮光パターンPA2~PC2が形成される。このようにして基板R1上に遮光パターンPA2~PC2を形成した後、更に位相シフタを形成することによって、図1  
20      (C)の位相シフトレチクルが製造される。

図1(C)において、位相シフトレチクルWR1は、図1(B)の遮光パターンPA2~PC2が形成された基板R1に、透過光の位相を $\pi$

(rad) ずらせる位相シフタ S A ~ S D を形成したものである。このように位相シフタ S A ~ S D を形成することによって、位相シフトレチクル W R 1 上で透過光の位相に変化を与えない領域（遮光パターンも位相シフタも形成されていない領域）と、透過光の位相を  $\pi$  (rad) シフトさせる領域（位相シフタが形成された領域）との間の境界部の暗線の幅が、  
5 光の干渉による相殺効果によって極小化するため、その境界部での暗線の解像度が向上したパターンの転写を行うことができる。従って、位相シフタ S A ~ S D は、それぞれ対応する遮光パターン P A 2 の長辺方向の一方のエッジ部、及び T 字型の遮光パターン P B 2, P C 2 の線状部の  
10 の長辺方向の一方のエッジ部に沿って形成される。なお、遮光パターン P A 2 1 ~ P A 2 3 よりなる遮光パターン P A 2（密集パターン）のように、各遮光パターン間の間隔が狭い場合には、位相シフタ S A のように 2 つの遮光パターン P A 2 1, P A 2 2 に対して 1 つの位相シフタを配置するだけでよい。

15 この位相シフタ S A ~ S D を形成する際には、まず遮光パターン P A 2 ~ P C 2 を形成した基板 R 1 の表面に所定のレジスト（フォトリソレジスト、又は電子線レジスト）を塗布した後、位相シフタが形成される部分のレジストを除去するように露光を行う。そして、レジストの現像を行った後、残されたレジストパターン、及び遮光パターン P A 2 ~ P C 2  
20 自体をエッチングマスクとして基板 R 1 にエッチングを施す。これによって、所定の深さにエッチングされた部分が位相シフタ S A ~ S D となる。なお、そのように基板をエッチングして位相シフタとする代わりに、所定の屈折率を有する位相部材を被着させてもよい。

25 その位相シフタ形成部分のレジストのパターンニングは、電子線描画装置を使用して行ってもよいが、クロム等の薄膜に対してパターンニングを行う場合とは異なり、基板 R 1 の表面全体を覆う導電層がないこと

から局所的な帯電（チャージアップ）により描画位置精度が低下する恐れがある。そこで、そのパターンニングは、光学式の投影露光装置を用いて行うことが望ましい。この場合には、位相シフタ S A～S D の形成部分をパターン化して描画することにより位相シフタ形成用のマスターレチクルを作製し、そのパターンの像を光学式の投影露光装置により転写することになる。

この第 1 のワーキングレチクルとしての位相シフトレチクル W R 1 を用いて、遮光パターン P A 2～P C 2 の縮小像を、半導体デバイス製造用のウエハ等に転写すると、高解像度で遮光パターン P A 2～P C 2 を縮小したパターンを形成することができるが、上述のように本来転写すべきパターンである遮光パターン P A 2～P C 2 の像の他に、位相シフタ S A～S D と透過領域との境界線（例えば境界線 C 1，C 2）の像が、不要な暗線として転写されてしまう。

そこで、本例では、図 1（D）に示すような位相シフトレチクル W R 1 の遮光パターン P A 2～P C 2 の線幅をそれぞれ太くしたパターンである遮光パターン P A 3～P C 3 が形成された修正露光用のレチクル W R 2 を作製する。遮光パターン P A 3～P C 3 の形成は、位相シフトレチクル W R 1 の遮光パターン P A 2～P C 2 の形成と同様に、遮光膜が形成された上にポジ型のフォトリソが塗布された基板 R 2（基板 R 2 の材料は基板 R 1 と同様である）上に、光学式の投影露光装置を用いてマスターレチクル M R の親パターン P A 1～P C 1 の縮小像を転写することによって行う。ただし、この場合、遮光パターン P A 2～P C 2 を形成する際（適正露光量）よりも、露光量の少ない条件（例えば約半分程度）で露光を行うことによって、遮光パターン P A 2～P C 2 よりも線幅の太いパターンを形成する。このため、遮光パターン P A 3 は、密集パターンである遮光パターン P A 2 の内部及び周囲を全て遮光部と

したものとして形成されている。また、位相シフトレチクルWR 1と同様に、修正露光用のレチクルWR 2にも、遮光パターンPA 3～PC 3に対して所定の位置関係で、2つの2次元マークよりなるアライメントマーク24 A, 24 Bを形成しておく。

5 この際に、アライメントマーク24 A, 24 Bを遮光パターンPA 3～PC 3と同様に所定のパターンの転写によって形成する場合には、アライメントマーク24 A, 24 Bの解像度が低下することを防止するために、遮光パターンPA 3～PC 3の露光工程とは別の露光工程で高い解像度で露光するものとする。

10 本例の修正露光用のレチクルWR 2は、位相シフトレチクルに対して「通常レチクル」とも言うことができる。この第2のワーキングレチクルとしての修正露光用のレチクルWR 2では、位相シフトレチクルWR 1の不要な暗線を形成する部分（境界線C 1, C 2等）に対応する部分（直線領域D 1, D 2等）が透過領域となっているため、位相シフトレチクルWR 1と修正露光用のレチクルWR 2とを合成露光（2重露光）  
15 することによって、不要な暗線の部分は露光される。従って、位相シフトレチクルWR 1を使用することにより生じる不要な暗線を除去（露光）することができる。この際に、修正露光用のレチクルWR 2の遮光パターンPA 3～PC 3は、位相シフトレチクルWR 1の遮光パターンPA 2～PC 2よりも僅かに大きいため、合成露光時に或る程度の重ね合わせ誤差が生じて、その不要な暗線を確実に除去できると共に、本来の遮光パターンPA 2～PC 2の縮小像に対する悪影響は無い利点がある。

20 なお、図1（C）の位相シフトレチクルWR 1の遮光パターンPA 2～PC 2を囲む遮光帯50は、実際には遮光パターンPA 21等と同様に所定幅を有する枠状の遮光パターンである。そこで、遮光帯50に近い位相シフトSDの長辺方向の一方のエッジ部は、その遮光帯50まで

伸ばしてある。これによって、位相シフタSDのそのエッジ部に関しては、前述の境界部が無くなるため、不要な暗線パターンが転写されることもなくなる。従って、その他の位相シフタSA~SCについても、遮光帯50に近い場合にはその端部を遮光帯50中に配置して、境界部を

次に、本例の位相シフトレチクルWR1及び修正露光用のレチクルWR2を製造する際の露光条件について図2を参照して説明する。

図2(A)は、図1(A)のマスターレチクルMRのAA線に沿う拡大断面図を示し、この図2(A)において、レチクル用の基板R上に、遮光パターンよりなる親パターンPA1(遮光パターンP1~P3), PB1が形成されている。なお、以下では遮光パターンP1~P3及びこの縮小像の短辺方向をX方向として説明する。

図2(B)は、位相シフトレチクルWR1の製造工程において、図1(B)の基板R1上に遮光パターンPA2, PB2を形成する際の基板R1上の光強度を示し、この図2(B)において、横軸は基板R1のX方向の位置x、縦軸はその位置xでの基板R1上の光強度Imを示す。点線で示される露光量Ethはポジ型のフォトリソを溶解するのに必要な露光量であり、この露光量Ethでの光強度分布曲線Imbのスライス幅が、基板R1上にそれぞれ形成されるパターンの線幅に相当する。遮光パターンPA2, PB2を基板R1上に形成する際には、露光量を適正露光量に設定し、遮光パターンP1~P3、及び親パターンPB1の像を、それぞれ線幅X1~X4で形成する(図1(B)参照)。

図2(C)は、修正露光用のレチクルWR2の製造工程において、図1(D)の基板R2上に遮光パターンPA3, PB3を形成する際の基板R2上の光強度を示し、この図2(C)において、基板R2のX方向の位置xにおける光強度Imが示されている。露光量Ethでの光強度



分布曲線  $I_m c$  のスライス幅が、基板  $R_2$  上にそれぞれ形成されるパターンの線幅に相当する。この際の露光条件としては、位相シフトレチクル  $WR_1$  の遮光パターン  $PA_2$ 、 $PB_2$  を形成する際の露光量（適正露光量）の半分程度に露光量を設定する。このような条件のもとでマスターレチクル  $MR$  の親パターン  $PA_1$ 、 $PB_1$  の像を転写して現像等を行うと、密集したライン・アンド・スペースパターンである遮光パターン  $P_1 \sim P_3$  の像の解像度は低いため、広い幅  $X_5$  の一つの遮光パターン  $PA_3$ （図 1（D）参照）が形成される。また、孤立パターンである T 字型の親パターン  $PB_1$  の像を転写すると、線状部が太い線幅  $X_6$  の遮光パターン  $PB_3$  が形成される。この遮光パターン  $PB_3$  の線幅  $X_6$  は遮光パターン  $PB_2$  の線幅  $X_4$  よりも太く、また、遮光パターン  $PA_3$  の  $X$  方向の幅  $X_5$  は、基板  $R_1$  に形成された遮光パターン  $P_1$  の像の左端から遮光パターン  $P_3$  の像の右端までの間隔よりも長くなる。

なお、ここでは、修正露光用のレチクル  $WR_2$  の遮光パターンの形成に際し、露光量を適正露光量よりも少なくし、形成されるパターンの線幅を太くしたが、解像度の低い投影光学系を備えた投影露光装置を使用して修正露光用のレチクル  $WR_2$  の遮光パターンを形成するようにしてもよい。投影光学系の解像度は、一般的に露光波長  $\lambda$  と投影光学系の開口数  $NA$  との比の値（ $=\lambda/NA$ ）に比例するため、修正露光用のレチクル  $WR_2$  の遮光パターン  $PA_3$ 、 $PB_3$  を形成する際には、小さい開口数の投影光学系を使用して露光を行い、投影像をぼけさせるようにすればよい。なお、位相シフトレチクル  $WR_1$  と修正露光用のレチクル  $WR_2$  とで異なる光学式の投影露光装置を用いてもよいし、あるいは投影光学系の瞳面又はその近傍に可変開口絞りが配置される同一の投影露光装置を用いてもよい。特に後者の場合には、修正露光用のレチクル  $WR_2$  の遮光パターン形成に際し、その可変開口絞りによって投影光学系の

開口数を小さくする。

図2 (D) は、解像度の低い投影光学系を備えた投影露光装置を使用してマスターレチクルMRの親パターンPA1, PB1を転写した際の基板R2上の光強度を示し、この図2 (D) において、基板R2上のX  
5 方向の位置xにおける光強度Imが示されている。露光量Ethでの光強度分布曲線Imdのスライス幅X7, X8は、図2 (C) における露光量Ethでの光強度分布曲線Imcのスライス幅X5, X6とそれぞれ等しくなっている。このように解像度の低い投影光学系を備えた投影露光装置を使用することによっても、修正露光用のレチクルWR2を作  
10 製することができる。また、親パターンを転写する際に、基板R2の表面を投影光学系のベストフォーカス位置から外して像をぼかして転写するようにしてもよい。また、これらの方法と、適正露光量よりも少ない露光量で露光する方法とを併用してもよい。

なお、以上のようにマスターレチクルMRのパターンの像を修正露光  
15 用のレチクルWR2上に露光する際の露光量を、位相シフトレチクルWR1に対する露光量より少なくするのは、これらの両レチクルWR1, WR2上に塗布されたレジストがポジ型であることを前提としているからである。従って、これらのレチクルWR1, WR2上に塗布されたレジストがネガ型である場合には、修正露光用のレチクルWR2に対する  
20 露光量を、位相シフトレチクルWR1に対する露光量より多くする方が望ましい。

また、修正露光用のレチクルWR2を製造する際に、露光量制御、デフォーカス制御、解像度（開口数）制御の何れか一つを行うのみならず、それらを2つ以上組み合わせて、基板上に形成されるパターンの線幅を  
25 制御してもよい。

次に、本例では、図1 (A) のマスターレチクルMRのパターンの縮

小像をそれぞれ基板上に転写することによって、図 1 (C) の位相シフトレチクルWR 1、及び図 1 (D) の修正露光用のレチクルWR 2を製造している。この際に使用できるレチクル製造用の光学式の投影露光装置の一例につき、図 3 を参照して説明する。

5 図 3 は、本例のレチクル製造用の光学式の投影露光装置を示し、この図 3 において、露光光源 1 より射出された露光用の照明光（露光光）I L は、リレーレンズ 2、及びオプティカル・インテグレータ（図 3 ではフライアイレンズ）3 を介して照明系の開口絞り（以下、「 $\sigma$  絞り」という）4 を照明する。 $\sigma$  絞り 4 の開口の大きさは、駆動系 4 a により調整自在な構成となっている。装置全体の動作を統轄制御する主制御系 16 の制御のもとで照明光学系制御装置 1 8 が露光光源 1 の発光、及び  $\sigma$  絞り 4 の開口径の制御を行う。なお、露光光 I L としては、Kr F エキシマレーザ光（波長 248 nm）、Ar F エキシマレーザ光（波長 193 nm）等のエキシマレーザ光、F<sub>2</sub> レーザ光（波長 157 nm）、YAG レーザの高調波、又は水銀ランプの i 線（波長 365 nm）等が使用できる。

そして、 $\sigma$  絞り 4 を通過した露光光 I L の一部は、ビームスプリッタ 6 にて反射された後、集光レンズ 20 を介して光電検出器よりなるインテグレータセンサ 21 に入射する。インテグレータセンサ 21 の検出信号は照明光学系制御装置 1 8 に供給され、照明光学系制御装置 1 8 は、その検出信号より露光光 I L の基板 R 1 の表面での照度（パルスエネルギー）、及び基板 R 1 上の各点での積算露光量を間接的にモニタする。そして、このようにモニタされる積算露光量、又は照度が主制御系 16 に指示された値になるように、照明光学系制御装置 1 8 は露光光源 1 の発光時間、及び不図示の光量減衰器での露光光 I L の減衰率等を制御する。なお、露光光源 1 がエキシマレーザ光源のようなパルス光源であれ

ば、その発光時間とは発光パルス数となる。また、露光光 I L の光量（パルス光源ではパルスエネルギー）の制御は、その光量減衰器の制御に加えて、露光光源の出力（電圧等）の制御を併用して行ってもよく、露光光源の出力制御のみで光量制御を行ってもよい。本例のように一括露光型の投影露光装置の場合には、積算露光量の制御を直接行うことができる。

一方、走査露光型の投影露光装置の場合には、ウエハに対する積算露光量を制御するために、露光光 I L の照度、基板 R 1（R 2）上の露光光 I L の照射領域の走査方向の幅（視野絞りによって規定されている）、又はウエハの走査速度等が制御される。更に、露光光源 1 がパルス光源であるときには、発振周波数を制御して基板 R 1（R 2）上での単位時間当たりの照射エネルギー、ひいては積算露光量を制御してもよい。

ビームスプリッタ 6 を透過した露光光 I L は、コンデンサレンズ系 5 を介して転写対象のマスターレチクル M R を照明する。マスターレチクル M R のパターン面（下面）には、図 1（A）の親パターン P A 1 ~ P C 1 及びアライメントマーク 2 2 A, 2 2 B が形成されている。マスターレチクル M R を通過した露光光 I L は、投影光学系 P L を介してレチクル製造用の基板 R 1（又は R 2）上にその親パターンを縮小倍率  $1/\alpha$ （ $1/\alpha$  は、例えば  $1/4$ 、 $1/5$  等）で縮小した像を形成する。投影光学系 P L 中のマスターレチクル M R のパターン形成面に対する光学的なフーリエ変換面（瞳面）又はこの近傍の面に、可変の開口絞り 7 が配置されており、開口絞り 7 によって投影光学系 P L の開口数 N A が規定されている。なお、コンデンサレンズ系 5 は、簡略化して示されているが、実際には内部で一度結像を行うと共に、その結像面（マスターレチクル M R のパターン面との共役面）にレチクルブラインド（視野絞り）を備えた光学系である。

本例の投影露光装置の解像度Rは、通常の投影露光装置と同様に、露光波長 $\lambda$ 、プロセス係数k、投影光学系PL開口数NAを用いて次式で表される。

$$R = k \cdot \lambda / NA$$

5      本例では、主制御系16が駆動系7aを介して開口絞り7の開口の大きさを調整することで、開口数NA、ひいては解像度Rを所望の値に調整することができる。以下、投影光学系PLの光軸AXに平行にZ軸を取り、Z軸に垂直な平面内で図3の紙面に平行にX軸を、図3の紙面に垂直にY軸を取って説明する。

10      まず、マスターレチクルMRは、レチクルステージ13上に保持され、レチクルステージ13は、レチクルベース14上でマスターレチクルMRをX方向、Y方向、及び回転方向に所定範囲内で位置決めする。レチクルステージ13（マスターレチクルMR）の位置は、レチクルステージ駆動系15内に組み込まれたレーザ干渉計によって高精度に計測され、  
15      ており、その位置情報及び主制御系16からの制御情報に基づいて、レチクルステージ駆動系15はレチクルステージ13の位置を制御する。

また、マスターレチクルMRの上方には、レチクルアライメント顕微鏡（以下、「RA顕微鏡」という）19A、19Bが配置され、このRA顕微鏡19A、19Bにより、マスターレチクルMR上のアライメントマーク22A、22B（図1参照）と、対応する所定の基準マーク（不図示）との位置関係が計測され、その計測結果が主制御系16に供給される。主制御系16は、その計測結果に基づいてマスターレチクルMRのアライメントを行う。  
20

一方、基板R1は、不図示の基板ホルダ上に吸着保持され、この基板ホルダはZチルトステージ8上に固定され、Zチルトステージ8はXYステージ9上に2次元的に移動自在に載置されている。XYステージ9  
25

は、例えばリニアモータによってX方向、Y方向、及び回転方向にZチルトステージ8を位置決めする。そして、Zチルトステージ8の上端に固定された移動鏡10及びレーザ干渉計11によってZチルトステージ8のX座標、Y座標及び回転角が計測され、これらの計測値が主制御系16、及び基板ステージ駆動系12に供給され、基板ステージ駆動系12は、その計測値及び主制御系16からの制御情報に基づいてXYステージ9の動作を制御する。

また、Zチルトステージ8には、基板R1のフォーカス位置（光軸AX方向の位置）及び傾斜角を制御する駆動機構が組み込まれている。そして、不図示のオートフォーカスセンサにより、基板R1の表面の複数の計測点でフォーカス位置が計測されており、この計測結果に基づいてZチルトステージ8は、オートフォーカス方式及びオートレベリング方式で基板R1の表面を投影光学系6の像面に合わせ込む。この際に、基板R1の表面を所望の量だけデフォーカスさせることも可能である。Zチルトステージ8及びXYステージ9より、基板ステージが構成されている。また、不図示であるがZチルトステージ8上には、アライメント用の複数の基準マークが形成され、投影光学系PLの側面には基板のアライメント用のアライメントセンサが配置されている。

なお、1枚の基板R1上に、マスターレチクルMR、及び他のマスターレチクルの親パターンの縮小像を画面継ぎしながら露光することも可能であり、この場合には、レチクルステージ13の近傍に設けられたレチクルローダ（不図示）によりマスターレチクルの交換が行われる。また、レチクルステージ13を複数枚のマスターレチクルが載置可能な構成としてもよい。そして、レチクルステージ13に搬送されるマスターレチクルには、それぞれ親パターンの種類、及び照明条件や結像条件等の条件がバーコードBCとして記録されており、主制御系16は、バー

コードリーダー 17 を介して各バーコード B C を読み込むことによって、その条件を認識する。主制御系 16 内の記憶部には、バーコード B C から読み取られる条件に対応する照明条件等の情報がテーブルとして記憶されており、更に基板 R 1 及び R 2 上のフォトレジストに対する適正露光量等の情報も記憶されており、これらの情報に基づいてマスターレチクル M R に対する照明条件（ $\sigma$  値等）、解像度及び露光量を設定する。

なお、本例の図 3 の投影露光装置においては、照明光学系内に配置されるオプティカル・インテグレータ（ホモジナイザー）3 としてフライアイレンズが使用されているが、その代わりにロッドインテグレータを使用してもよい。また、投影光学系 P L は屈折系、反射系、又は反射屈折系の何れでもよい。反射屈折系の投影光学系としては、例えば米国特許第 5 7 8 8 2 2 9 号明細書に開示されているように、複数の屈折光学素子と 2 つの反射光学素子（少なくとも一方は凹面鏡）とを、折り曲げられることなく一直線に延びる光軸上に配置した光学系を使用することができる。更に、露光用の照明光としては、D F B 半導体レーザ又はファイバーレーザから発振される赤外域、又は可視域の単一波長レーザを、例えばエルビウム（E r）（又はエルビウムとイッテルビウム（Y b）との両方）がドーピングされたファイバーアンプで増幅し、かつ非線形光学結晶を用いて紫外光に波長変換した高調波を用いてもよい。

例えば、単一波長レーザの発振波長を  $1.51 \sim 1.59 \mu\text{m}$  の範囲内とすると、発生波長が  $189 \sim 199 \text{ nm}$  の範囲内である 8 倍高調波、又は発生波長が  $151 \sim 159 \text{ nm}$  の範囲内である 10 倍高調波が出力される。特に発振波長を  $1.544 \sim 1.553 \mu\text{m}$  の範囲内とすると、 $193 \sim 194 \text{ nm}$  の範囲内の 8 倍高調波、即ち A r F エキシマレーザとほぼ同一波長となる紫外光が得られ、発振波長を  $1.57 \sim 1.58 \mu\text{m}$  の範囲内とすると、 $157 \sim 158 \text{ nm}$  の範囲内の 10 倍高調波、

即ちF<sub>2</sub> レーザとほぼ同一波長となる紫外光が得られる。

また、発振波長を1.03～1.12 μmの範囲内とすると、発生波長が147～160 nmの範囲内である7倍高調波が出力され、特に発振波長を1.099～1.106 μmの範囲内とすると、発生波長が157～158 μmの範囲内の7倍高調波、即ちF<sub>2</sub> レーザとほぼ同一波長となる紫外光が得られる。なお、単一波長発振レーザとしてはイッテリビウム・ドープ・ファイバーレーザを用いる。

また、露光用の照明光として、レーザプラズマ光源、又はSOR (Synchrotron Orbital Radiation) リングから発生する軟X線領域（波長5～50 nm程度）の光、例えば波長13.4 nm又は11.5 nmのEUV (Extreme Ultraviolet) 光を用いてもよい。なお、EUV露光装置では、縮小投影光学系が複数枚（例えば3～6枚程度）の反射光学素子のみからなる反射系であり、かつ親パターンが形成されたマスターレチクルとして反射型レチクルが使用される。

次に、図3の投影露光装置を用いて位相シフトレチクル、及び修正露光用のレチクルを製造し、これらのレチクルを用いて所定の半導体デバイスを製造する際の全体の動作の一例につき図4及び図5を参照して説明する。以下では、複数枚のマスターレチクルのパターン像を画面継ぎを行いながら転写する場合につき説明する。

#### [第1工程]

図4は、半導体デバイスの所定のレイヤの回路パターンからマスターレチクルを製造するまでの工程の説明図であり、この図4において、まず、その回路パターン30を設計する。次に、この回路パターン30を $\alpha \cdot \beta$ 倍した親パターン31をコンピュータの画像メモリ上で作成し、この親パターン31を画像メモリ上で縦横に複数に分割してN枚（図4ではN=16）の部分親パターン32-1, 32-2, ..., 32-Nを



生成し、電子線描画装置を用いて部分親パターン 3 2 - 1 ~ 3 2 - N をそれぞれ光透過性の基板上に描画することによって、遮光パターン用の N 枚のマスターレチクル MR i ( i = 1 ~ N ) を製造する。この際に、各マスターレチクル MR i にアライメントマーク 2 2 A, 2 2 B を形成しておく。

また、画像メモリ上の親パターン 3 1 中で位相シフトに対応する部分を透過パターン 3 5 とすることによって、位相シフト用の親パターン 3 3 を作成し、この親パターン 3 3 を縦横に分割して N 枚の部分親パターン 3 4 - 1, 3 4 - 2, ..., 3 4 - N を生成し、同様に電子線描画装置を用いてそれらの部分親パターンを対応する基板上に描画して、位相シフト用の N 枚のマスターレチクル MP i ( i = 1 ~ N ) を製造する。この際にも、各マスターレチクル MP i にアライメントマーク 3 6 A, 3 6 B を形成しておく。

なお、親パターン 3 1, 3 3 を複数の部分親パターンに分割する際には、各部分親パターン間の境界部にパターン（接続部）が存在していてもしていなくてもよく、既に説明したように、境界部にできるだけパターンの接続部が存在しないように、凹凸線を介してパターンが分断されないようにパターンの形状にあわせてつなぎ部を形成するようにしてもよい。

また、分割された部分親パターンを全て異なるマスターレチクルに形成する必要はなく、いくつかの部分親パターンを、同一のマスターレチクル上に形成するようにしてもよい。この場合には、1 枚のマスターレチクルに形成された複数の部分親パターンの内から所望の部分親パターンを選択してワーキングレチクル用の基板上に転写すればよい。

また、親パターン 3 1, 3 3 を複数の部分親パターンに分割する際には、親パターン 3 1, 3 3 を面積を等分して分割するようにしてもよい

が、特定の機能を有するユニット回路パターン毎、例えばシステムLSIを構成するIP (Intellectual Property) 部毎に分割することが望ましい。即ち、CPUコア部、RAM部、ROM部、A/D変換部、D/A変換部等の各ユニット回路パターン毎に、それぞれ異なるマスターレチクルに形成することが望ましい。この場合には、異なる品種のシステムLSI用のワーキングレチクルを製造する際に、共通するIP部については、同一のマスターレチクルを使用することができ、マスターレチクルの製造枚数を少なくすることができる。従って、ワーキングレチクルの製造コスト、ひいてはシステムLSIの製造コストを削減することができる。

#### [第2工程]

図5は、上記のマスターレチクルを用いて半導体デバイスを製造する工程の説明図であり、この図5において、まず、図3の投影露光装置を用いて、位相シフトレチクルWR1を製造する。即ち、基板R1に上記の遮光膜を形成し、この上にフォトレジストを塗布した後、基板R1を図3のZチルトステージ8上にロードする。次に、図5の遮光パターン用の1番目のマスターレチクルMR1を図3のレチクルステージ13上にロードし、RA顕微鏡19A、19Bを用いてアライメントを行った後、XYステージ9を駆動することによって基板R1上の1番目のショット領域を投影光学系PLの露光領域に移動する。また、マスターレチクルMR1上の所望のパターンのみが照明されるように、コンデンサレンズ5内の不図示のレチクルブラインドを調整して、露光光ILによってマスターレチクルMR1を照明し、その照明された部分親パターン32-1の縮小像32-1Pを投影光学系PLを介して基板R1上に露光する。この際の投影光学系PLの解像度は、最も線幅の狭い遮光パターンの像が十分に解像されるように設定し、露光量は適正露光量とする。

続いて、仮にマスターレチクルMR 1上の異なる領域のパターンの像を、基板R 1上の異なるショット領域に転写する際には、上記のレチクルブラインドをその異なる領域のパターンが照明されるように再調整し、Zチルトステージ8をステップ移動させて基板R 1上の次のショット領域を投影光学系PLの露光領域に移動して、画面継ぎを行いながら露光光ILを照射する。ただし、本例では次のマスターレチクルMR 2のパターンの縮小像32-2Pを露光するために、レチクルステージ13上でマスターレチクルの交換を行った後、Zチルトステージ8（基板R 1）のステップ移動を行ってから画面継ぎを行いながら露光を行う。このようにして、基板R 1のN個のショット領域に対応するマスターレチクルの縮小像を露光するという動作がステップ・アンド・リピート方式（ステップ・アンド・スティッチ方式）で繰り返されて、基板R 1上にN個の部分親パターンの $1/\alpha$ 倍の縮小像32-1P～32-NPが転写される。その後、フォトレジストの現像、遮光膜のエッチング、レジスト剥離等の工程を経ることで、基板R 1に図1（B）の遮光パターンPA2～PC2のような遮光パターンが形成される。

次に、その基板R 1上にフォトレジストを塗布して再び図3の投影露光装置のZチルトステージ8上にロードした後、図5の位相シフト用のN枚のマスターレチクルMP1～MPNの部分親パターンの $1/\alpha$ 倍の縮小像34-1P～34-NPを順次画面継ぎを行いながら、基板R 1上のN個のショット領域に露光する。その後、現像、基板R 1自体のエッチング及びレジスト剥離を行うことで、図1（C）のような位相シフトを有する位相シフトマスクWR1が完成する。

### [第3工程]

次に、図3の投影露光装置を用いて修正露光用のレチクルWR2を製造する。そのため、基板R 2に上記の遮光膜を形成し、この上にフォト

レジストを塗布した後、基板R 2を図3のZチルトステージ8上にロードする。続いて、図5の遮光パターン用の1番目のマスターレチクルMR 1を図3のレチクルステージ13上にロードし、RA顕微鏡19A, 19Bを用いてアライメントを行った後、XYステージ9を駆動することによって基板R 2上の1番目のショット領域を投影光学系PLの露光領域に移動する。そして、露光光ILによってマスターレチクルMR 1を照明し、その照明された部分親パターン32-1の縮小像32-1Pを投影光学系PLを介して基板R 2上に投影露光する。この際の投影光学系PLの解像度は、位相シフトレチクルWR 1を製造する際と同じに設定するが、露光量は適正露光量の半分程度とする。なお、露光量を適正露光量として、投影光学系PL内の可変の開口絞り7を制御して、投影光学系PLの開口数NAを小さくして解像度を低くするか、又はZチルトステージ8を駆動して基板R 2の表面をデフォーカスさせて露光してもよい。

同様にして、基板R 2上に画面継ぎを行いながら、マスターレチクルMR 2～MR Nの部分親パターンの $1/\alpha$ 倍の縮小像32-2P～32-NPを転写した後、フォトレジストの現像、遮光膜のエッチング、レジスト剥離等の工程を経ることで、図1(D)に示すような修正露光用のレチクルWR 2が製造される。

上記の実施の形態では、図4に示すように親パターン31は、同じ大きさの4角形のN枚の部分親パターン32-1～32-Nに分割されている。しかしながら、実際にはこれらの部分親パターンの縮小像を画面継ぎしながら露光する際には、境界部を跨ぐパターンが存在しない方が継ぎ誤差の影響が軽減される。そこで、例えば日本国特開平9-190962号公報に開示されているように、親パターン31（位相シフト用の親パターン33についても同様）を分割する際に隣接する部分親パタ

ーンの境界部にパターン（特に線幅の狭いパターン）が極力存在しないように、その境界部を凹凸状にしてもよい。このように分割された互いに異なる形状の複数の部分親パターンの縮小像を基板上に画面継ぎしながら転写することによって、その基板上での継ぎ部（2つのショット領域に跨るパターン）の個数を大幅に減らすことができるため、ワーキングレチクルとしての位相シフトレチクルWR 1 及び修正露光用のレチクルWR 2 の製造精度を向上させることができる。

〔第4工程〕

この工程では、図5の位相シフトレチクルWR 1 と修正露光用のレチクルWR 2 とを使用して、ウエハW上の各ショット領域に所定の回路パターンを形成する。この際には、図3の投影露光装置とほぼ同様な構成で投影倍率が $1/\beta$ の半導体デバイス製造用の投影露光装置を使用して、この投影露光装置のウエハステージ上にフォトレジストが塗布されたウエハWをロードする。続いて、この投影露光装置のレチクルステージに位相シフトレチクルWR 1 をロードし、アライメントマーク2 3 A, 2 3 Bを用いて位置合わせを行った後、ウエハW上の各ショット領域に位相シフトレチクルWR 1 の遮光パターンの $1/\beta$ 倍の縮小像3 8を露光する。

その後、位相シフトレチクルWR 1 を修正露光用のレチクルWR 2 に交換し、アライメントマーク2 4 A, 2 4 Bを用いて位置合わせを行った後、ウエハW上の各ショット領域に修正露光用のレチクルWR 2 の遮光パターンの $1/\beta$ 倍の縮小像3 9を合成露光する。続いて、ウエハWの現像、エッチング等を施すことでウエハW上の各ショット領域に所定の回路パターンが形成される。そして、同様のパターン形成工程を複数回繰り返した後、ダイシング、ボンディング、及びパッケージング等の工程を経ることで、本例の半導体デバイスが製造される。

上記のように本例では、位相シフトレチクルWR 1 と修正露光用のレチクルWR 2 とを、同一のマスターレチクルを使用して、同一の図 3 の光学式の投影露光装置を用いて製造している。この場合には、マスターレチクルの親パターンの描画位置のずれや、光学式の投影露光装置間の  
5 ディストーション差によるそれら 2 つのレチクルWR 1, WR 2 間の重ね合わせ誤差が全く発生しないため、位相シフトレチクルWR 1 と修正露光用のレチクルWR 2 との合成露光を高い重ね合わせ精度で行うことができるという利点がある。

ところで、本例では、修正露光用のレチクルWR 2 上の遮光パターンの  
10 の線幅が位相シフトレチクルWR 1 の遮光パターンの線幅よりも太くなるようにしているが、これは修正露光用のレチクルWR 2 が形成する像が、位相シフトレチクルWR 1 の形成する像に比べ、シャープさ（暗さ）が十分でなく、位相シフトレチクルWR 1 が形成するシャープな像を劣化させる恐れがあるためである。

従って、ウエハ上に塗布されているフォトレジストの解像性能（ $\gamma$ 特性）が極めて高い場合には、修正露光用のレチクルWR 2 が形成する像の位相シフトレチクルWR 1 が形成する像に対する影響が低減されるため、修正露光用のレチクルWR 2 の遮光パターンの線幅を、位相シフト  
15 レチクルWR 1 の遮光パターンの線幅と一致させるようにしてもよい。

また、位相シフトレチクルWR 1 のパターンを転写する際の露光量に  
20 比べ、修正露光用のレチクルWR 2 のパターンを転写する際の露光量を上記の適正露光量の半分程度よりも更に少なめに設定することで、修正露光用のレチクルWR 2 が形成する像を相対的に十分に暗くするようにしてもよい。

更に、実際に電子デバイスを製造する際には、このような露光工程を  
25 20 数回以上繰り返すことになるが、例えばゲート形成工程のような、

非常に線幅の細い微細なパターンを転写する露光工程にのみ、本例の位相シフトレチクル及び修正露光用のレチクルを使用するようにしてもよい。

5       なお、D U V 光（遠紫外光）や V U V（真空紫外光）などを用いるデバイス製造用の投影露光装置では、ワーキングレチクルとして一般的に透過型レチクルが使用される。従って、上記の実施の形態におけるワーキングレチクル（レチクル W R 1, W R 2）用の基板 R 1, R 2 としては、石英ガラス、フッ素がドーパされた石英ガラス、蛍石、フッ化マグネシウム、又は水晶などが使用される。一方、デバイス製造用の投影露光装置が E U V 光を露光光とする E U V 露光装置であるときには、ワー  
10       キングレチクルとして反射型マスクが用いられ、マスク投影方式の電子線露光装置などでは透過型マスク（ステンシルマスク、メンブレンマスク等）が用いられるため、これらの露光装置用のワーキングレチクル用の基板 R 1, R 2 としてはシリコンウエハなどが用いられる。

15       なお、複数の光学素子から構成される照明光学系、及び投影光学系を投影露光装置本体に組み込んで光学調整を行うとともに、多数の機械部品からなるレチクルステージやウエハステージを投影露光装置本体に取り付けて配線や配管を接続し、更に総合調整（電気調整、動作確認等）を行うことにより上記実施の形態の投影露光装置を製造することができる。なお、露光装置の製造は温度及びクリーン度等が管理されたクリー  
20       ンルームで行うことが望ましい。

      なお、本発明は上述の実施の形態に限定されず、本発明の要旨を逸脱しない範囲で種々の構成を取り得ることは勿論である。更に、明細書、特許請求の範囲、図面、及び要約を含む、1998年12月25日付提出の日本国特許出願第10-369929号の全ての開示内容は、そっ  
25       くりそのまま引用してここに組み込まれている。

### 産業上の利用の可能性

本発明による第1のマスクの製造方法によれば、位相シフトマスクと修正露光用のマスクとの2種類のパターンをそれぞれ設計し、各パターンを電子線描画装置等により描画する場合と比較して、パターンの設計及び電子線描画装置等によるパターンの描画を行うのは、マスターマスクの作製時のみでよいため、位相シフトマスクと修正露光用のマスクとを、短時間に、かつ低コストに製造することができる。

また、光学式の投影露光装置を用いてそのマスターマスクの縮小像を基板上に転写することによって、位相シフトマスク及び修正露光用のマスクを製造する場合には、電子線描画装置等の描画誤差の影響が小さくなるため、それら2つのマスクのパターンの精度を向上できる利点がある。

また、本発明の第2のマスクの製造方法によれば、修正露光用のマスクを短時間、かつ低コストに製造することができる。

次に、本発明のマスクの製造装置によれば、本発明のマスクの製造方法を実施することができる。そして、本発明による第1又は第2のデバイスの製造方法によれば、位相シフトマスクとその修正露光用のマスクとを短時間に製造できるため、デバイスの製造に要する時間を短縮し、より低コストにデバイスを製造することができる。

また、本発明の第1又は第2のマスクによれば、位相シフトマスクとその修正露光用のマスクとが短時間かつ低コストに得られる利点がある。



## 請 求 の 範 囲

1. 位相シフトマスクと、該位相シフトマスクのパターンの転写像を合成露光によって修正する際に使用される修正露光用のマスクとを製造するためのマスクの製造方法であって、

親パターンを第1基板上に形成してマスターマスクを作製し、

第1の条件のもとで前記マスターマスクの親パターンを第2基板上に転写すると共に、前記第2基板上に所定の位相シフト部を形成することによって前記位相シフトマスクを作製し、

前記第1の条件とは異なる第2の条件のもとで前記マスターマスクの親パターンを第3基板上に転写することによって前記修正露光用のマスクを作製することを特徴とするマスクの製造方法。

2. 前記第2の条件は、前記第1の条件よりも露光量が少ない条件であることを特徴とする請求の範囲1記載のマスクの製造方法。

3. 前記第1の条件では、所定の解像度を有する投影光学系を介して前記マスターマスクの親パターンを前記第2基板上に転写し、

前記第2の条件では、前記投影光学系よりも低い解像度の投影光学系を介して前記マスターマスクの親パターンを前記第3基板上に転写することを特徴とする請求の範囲1記載のマスクの製造方法。

4. 前記第2の条件のもとで使用する前記投影光学系の開口数を、前記第1の条件のもとで使用する前記投影光学系の開口数よりも小さくすることを特徴とする請求の範囲3記載のマスクの製造方法。

5. 前記第2の条件では、前記投影光学系の像面に対して前記第3基板をデフォーカスさせることを特徴とする請求の範囲1記載のマスクの製造方法。

6. 前記親パターンを複数に分割して複数のマスターマスクを作製し、

該複数のマスターマスクのパターンを画面合成して転写することにより前記第2基板及び第3基板上にそれぞれ前記親パターンに対応するパターンを形成することを特徴とする請求の範囲1～5の何れか一項記載のマスクの製造方法。

- 5 7. 所定の位相シフトマスクのパターンの転写像を合成露光によって修正する際に使用される修正露光用のマスクを製造するためのマスクの製造方法であって、

親パターンを第1基板上に形成してマスターマスクを作製し、

- 10 前記位相シフトマスクの遮光パターンを形成する際の条件とは異なる条件のもとで前記マスターマスクの親パターンを第2基板上に転写することによって、前記修正露光用のマスクを作製することを特徴とするマスクの製造方法。

8. 前記条件は、露光量、解像度、及びフォーカスの少なくとも1つを含むことを特徴とする請求の範囲7記載のマスクの製造方法。

- 15 9. 互いに異なる複数種類のマスクを製造するためのマスクの製造装置であって、

親パターンが形成されたマスターマスクを保持するマスクステージと、  
前記マスク用の複数のマスク基板を順次保持して位置決めする基板ステージと、

- 20 前記マスクステージ上の前記マスターマスクを照明する照明光学系と、  
前記マスターマスクの親パターンの像を前記基板ステージ上のマスク基板上に転写する投影光学系と、

製造対象のマスクの種類に応じて前記マスク基板に対する露光量、及び前記投影光学系の解像度の少なくとも一方を調整する制御系と、

- 25 を有することを特徴とするマスクの製造装置。

10. 所定のデバイスの製造方法であって、

前記デバイスの所定のレイヤのパターンに応じた親パターンを1枚又は複数枚の第1基板上に描画することによってマスターマスクを作製する第1工程と、

5 第1の条件のもとで前記マスターマスクの親パターンを第2基板上に転写すると共に、該第2基板上に所定の位相シフト部を形成することによって位相シフトマスクを作製する第2工程と、

前記第1の条件とは異なる第2の条件のもとで前記マスターマスクの親パターンを第3基板上に転写することによって修正露光用のマスクを作製する第3工程と、

10 前記位相シフトマスクのパターンと前記修正露光用のマスクのパターンとを第4基板上に合成露光する第4工程と、  
を有することを特徴とするデバイスの製造方法。

1 1. 請求の範囲1～5、7、8の何れか一項記載のマスクの製造方法を用いて製造されることを特徴とするフォトマスク。

15 1 2. 請求の範囲1 1記載のフォトマスクを用いてデバイス基板上にデバイスパターンを転写する工程を含むことを特徴とするデバイスの製造方法。

1 3. 請求の範囲9記載のマスクの製造装置を用いて製造されることを特徴とするフォトマスク。



1/5

図 1

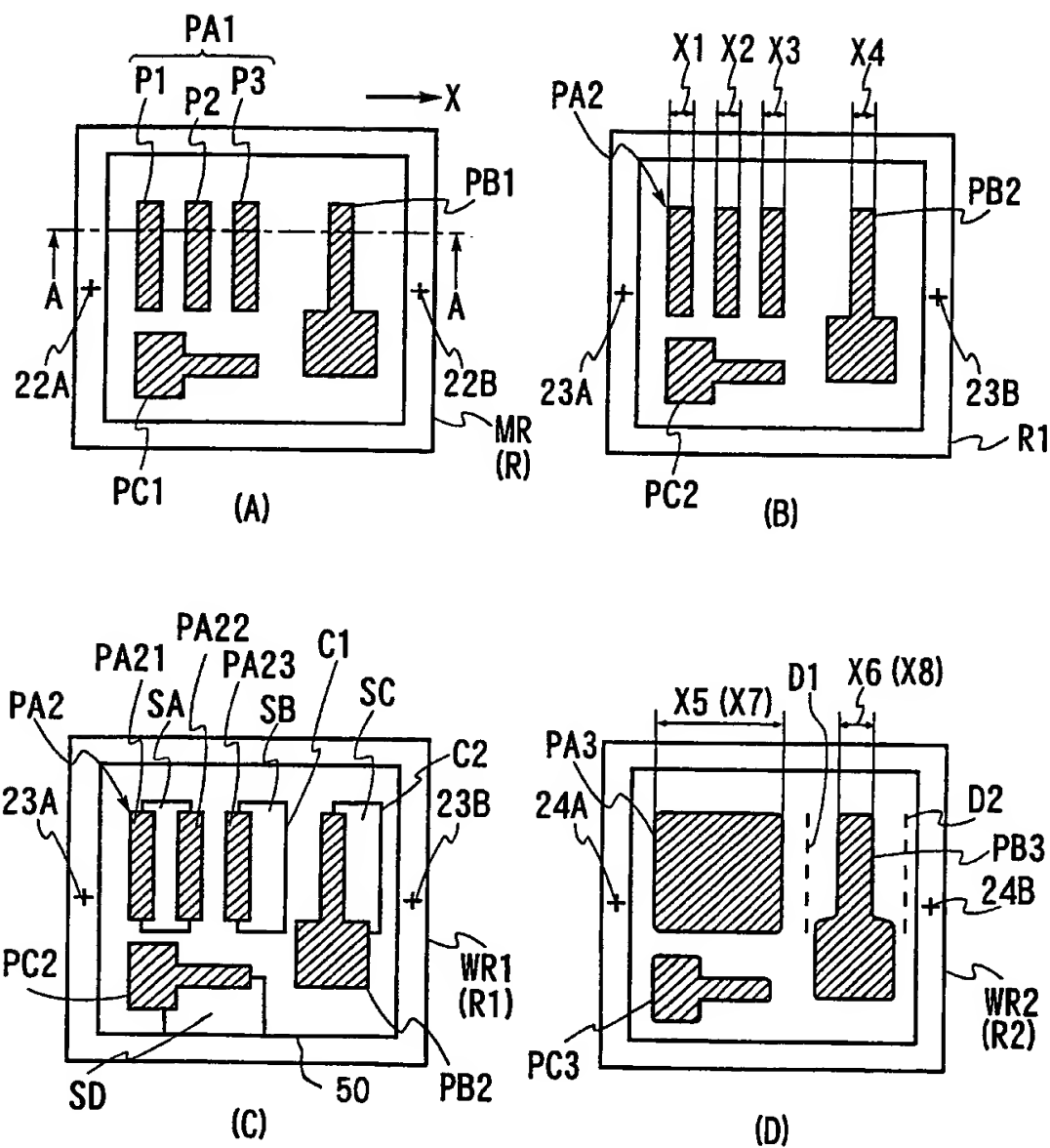




図 2

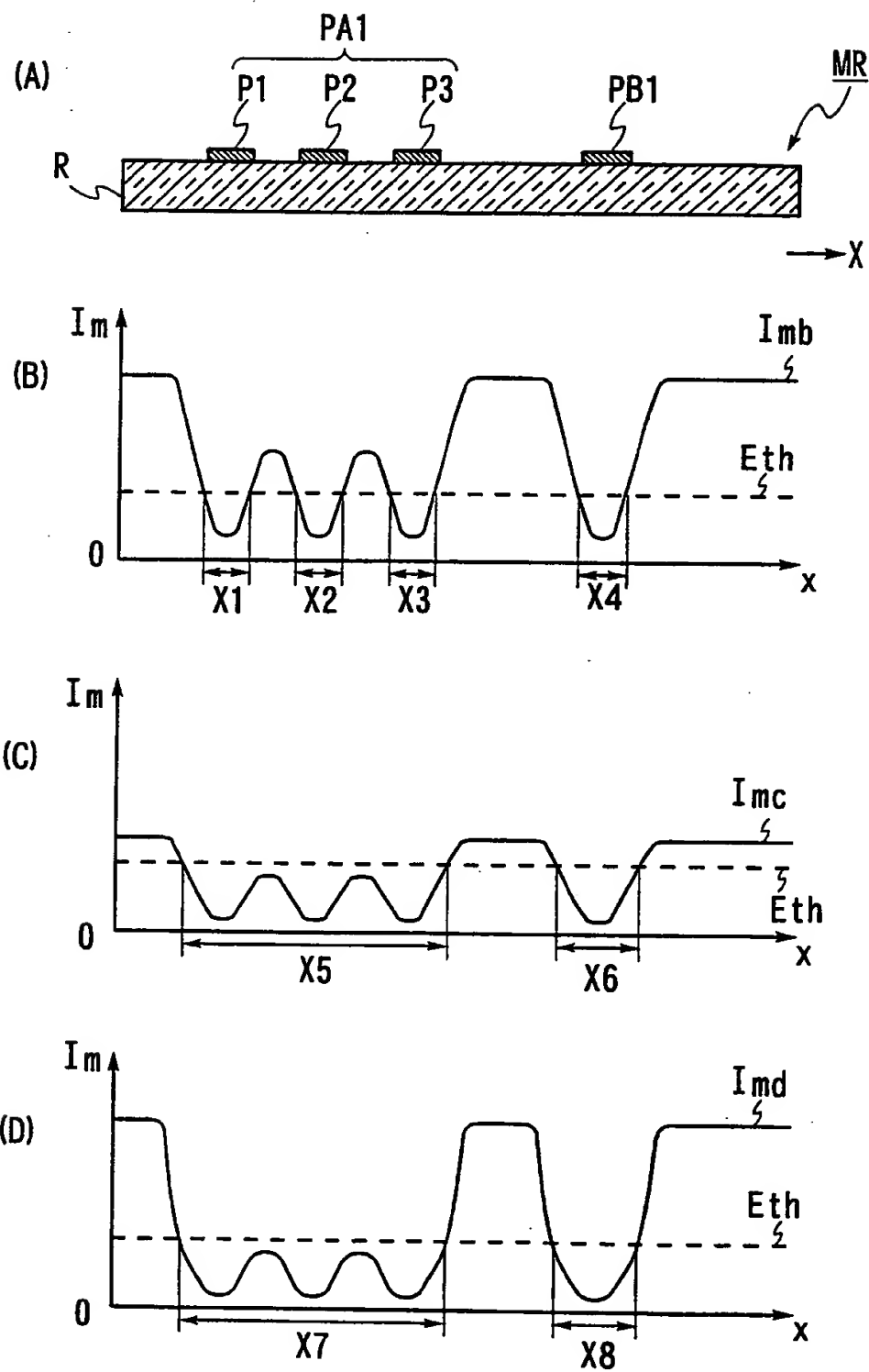


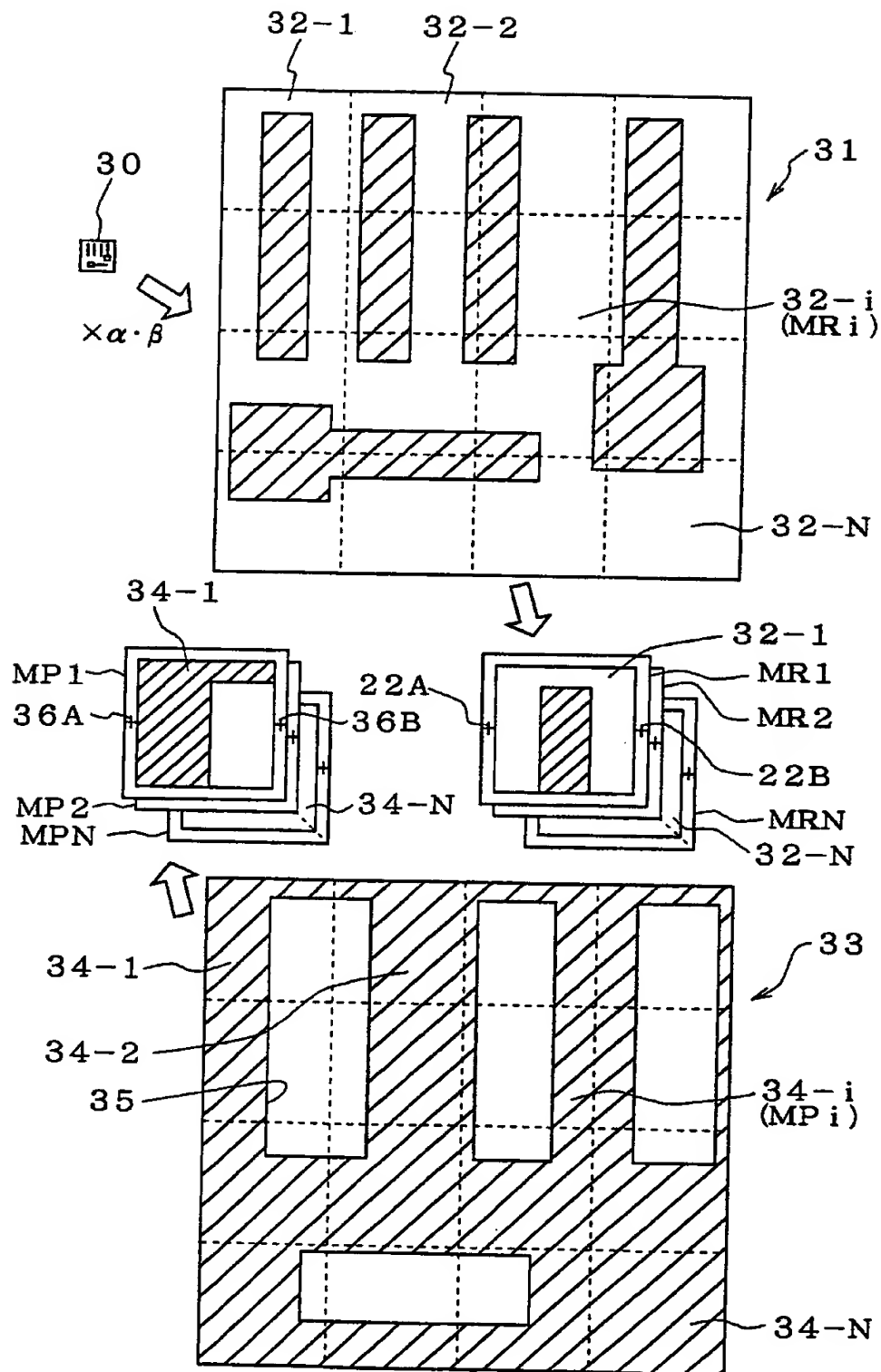








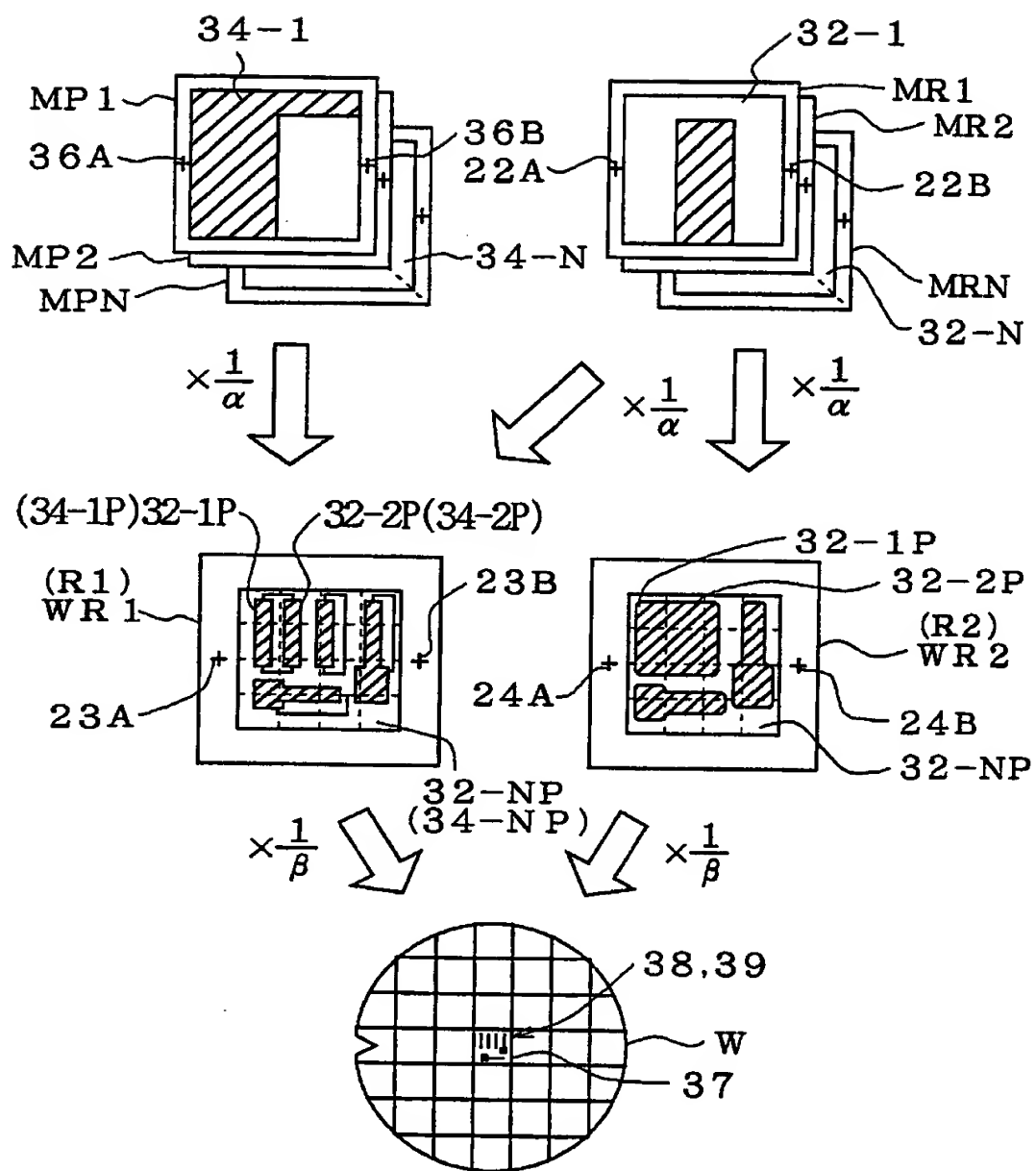
図 4





5/5

図 5





# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/07093

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> G03F1/08, H01L21/027

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> G03F1/08, H01L21/027

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
 Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2000  
 Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 7-152147, A (Sony Corporation), 16 June, 1995 (16.06.95), Claims (Family: none)	1-13
A	EP, 534463, A1 (FUJITSU LTD), 31 March, 1993 (31.03.93), Claims & JP, 5-165191, A Claims & US, 5364716, A & US, 5472813, A	1-13
A	JP, 5-72717, A (Hitachi, Ltd.), 26 March, 1993 (26.03.93), Claims (Family: none)	1-13
A	JP, 5-204131, A (Oki Electric Industry Co., Ltd.), 13 August, 1993 (13.08.93), Claims (Family: none)	1-13
A	JP, 4-337732, A (Hitachi, Ltd.), 25 November, 1992 (25.11.92), Claims (Family: none)	1-13

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to
"A" document defining the general state of the art which is not considered to be of particular relevance	understand the principle or theory underlying the invention
"E" earlier document but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
08 March, 2000 (08.03.00)

Date of mailing of the international search report  
21 March, 2000 (21.03.00)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/07093

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 4-76551, A (Oki Electric Industry Co., Ltd.), 11 March, 1992 (11.03.92), Claims (Family: none)	1-13
A	JP, 3-173219, A (Hitachi, Ltd.), 26 July, 1991 (26.07.91), Claims (Family: none)	1-13



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G03F1/08, H01L21/027

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> G03F1/08, H01L21/027

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2000年

日本国登録実用新案公報 1994-2000年

日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 7-152147, A (ソニー株式会社) 16. 6月. 1995 (16. 06. 95) 特許請求の範囲 (ファミリーなし)	1-13
A	EP, 534463, A1 (FUJITSU LTD) 31. 3月. 1993 (31. 03. 93), 特許請求の範囲 & JP, 5-165191, A, 特許請求の範囲 & US, 5364716, A & US, 5472813, A	1-13

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

08. 03. 00

国際調査報告の発送日

21.03.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

岩本 勉

2M

9710

電話番号 03-3581-1101 内線 3274

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 5-72717, A (株式会社日立製作所) 26. 3月. 1993 (26. 03. 93) 特許請求の範囲 (ファミリーなし)	1-13
A	J P, 5-204131, A (沖電気工業株式会社) 13. 8月. 1993 (13. 08. 93) 特許請求の範囲 (ファミリーなし)	1-13
A	J P, 4-337732, A (株式会社日立製作所) 25. 11月. 1992 (25. 11. 92) 特許請求の範囲 (ファミリーなし)	1-13
A	J P, 4-76551, A (沖電気工業株式会社) 11. 3月. 1992 (11. 03. 92) 特許請求の範囲 (ファミリーなし)	1-13
A	J P, 3-173219, A (株式会社日立製作所) 26. 7月. 1991 (26. 07. 91) 特許請求の範囲 (ファミリーなし)	1-13